

**ОБЪЕДИНЕННЫЙ
ИНСТИТУТ
ЯДЕРНЫХ
ИССЛЕДОВАНИЙ**

Дубна

P13-2000-123

И.Х.Атанасов*, И.Р.Русанов

**ПРЕОБРАЗОВАТЕЛЬ ВРЕМЯ – КОД
С ОТБОРОМ ИНТЕРВАЛОВ ВРЕМЕНИ
ПО ДЛИТЕЛЬНОСТИ**

Направлено в журнал «Приборы и техника эксперимента»

*ИЯИЯЭ БАН, София

2000

1. Введение

Термин «*предварительный отбор*» охватывает широкий круг задач по снижению доли записываемых фоновых событий в эксперименте. В технике современного физического эксперимента аппаратура предварительного отбора занимает основное место. Предварительный отбор возник одновременно с автоматизированным съемом информации с физических установок, однако в последние годы наиболее широкое развитие он получил в физике высоких энергий. Это связано со следующими обстоятельствами: поиском все более редких событий; повышением загрузки детекторов; усложнением критериев «*полезности*» события; развитием элементной базы, доступной разработчикам, и т.д.

Важным направлением в методике предварительного отбора является идентификация элементарных частиц на основе времяпролетной техники. Для частицы, исходящей из точки взаимодействия, время пролета t пропорционально длине пробега L и обратно пропорционально ее скорости β [1,2]:

$$t = \frac{L}{c\beta} = \frac{L}{cp / \sqrt{p^2 + m^2}} \quad , \quad (1)$$

где c – скорость света, m – масса и p – импульс частицы.

Для частиц с одинаковым импульсом, но с различными массами выполняется соотношение

$$\Delta t = t_1 - t_2 = \frac{L}{c} \left(\sqrt{1 + \left(\frac{m_1}{p}\right)^2} - \sqrt{1 + \left(\frac{m_2}{p}\right)^2} \right) \quad , \quad (2)$$

Такая методика использовалась для отделения протонов от дейтронов [1], причем достоверность результата зависела от точности измерения времени пролета.

Время пролета частиц обычно составляет десятки наносекунд, а разница между ними – несколько наносекунд. В этих условиях время пролета измеряется косвенными методами, обеспечивающими высокую точность измерения. При этом время преобразования составляет порядка десятков микросекунд [3,4], что и определяет время отбора.

Анализ работы преобразователей время – код (*ПВК*) показывает, что до начала процессов преобразования происходит регистрация входных сигналов. Формируются временные метки, несущие информацию о начале и конце измеряемого временного ин-

тервала (*ВИ*). Потом по этим сигналам осуществляется процесс преобразования [2]. Если в *ПВК* используют дополнительные элементы, при помощи которых формируются временные реперы относительно стартового сигнала и определяется время прихода стопового сигнала относительно заданных реперов, то на базе этой информации можно измерять *ВИ* с заданной длительностью – отбор частиц по времени пролета. При этом повышается скорость отбора.

Этот подход был использован для создания *ПВК*.

2. Преобразователь время – код с отбором измеряемых интервалов

Данный преобразователь время – код позволяет измерять интервалы времени с точностью 100 нс в диапазоне $0-100 \text{ нс}$. Разрядность выходного кода – 10 . В модуле предусмотрена возможность отбора *ВИ* по длительности. Время отбора составляет 50 нс .

Прибор выполнен в виде блока *КАМАК* двойной ширины. В состав устройства входят следующие функциональные узлы: входные буферы, преобразователь время – амплитуда, аналого-цифровой преобразователь, блок отбора интервалов времени по длительности, блок общего сброса и дешифратор команды *КАМАК*.

ПВК работает по методу преобразования время – амплитуда – код с автономными каналами преобразования время – амплитуда (*ПВА*) и амплитуда – код. Запуск осуществляется по сигналу *STROB*. Блок отбора измеряемых интервалов вырабатывает импульс *GATE1*, по которому снимается блокировка со стартового канала. При этом длительность этого импульса задает время «ожидания стартового сигнала».

После прихода стартового сигнала включается генератор линейного напряжения, и происходит формирование импульса *GATE2*. Так как фронт и срез этого импульса определяют интервал времени, в котором ожидается стоповый сигнал, то при его помощи осуществляется отбор *ВИ* по длительности. По стоповому сигналу происходит фиксация мгновенного значения линейного напряжения. При этом если стоповый сигнал появился во время действия импульса *GATE2*, то осуществляется запуск *АЦП* и формируется цифровой код, соответствующий длительности измеряемого интервала времени. В противном случае происходит быстрый сброс и установка модуля в начальное состояние.

Дешифратор команд КАМАК обеспечивает управление блоком со стороны магистральной шины и чтение данных преобразования, а также участвует в выработке сигнала «L».

В модуле измеряемый диапазон, время «ожидания стартового сигнала», временные положения фронта и среза импульса *GATE2* задаются программно.

Рассмотрим более детально функционирование и взаимодействие выделенных функциональных узлов модуля.

2.1. Блок отбора интервалов времени по длительности

Функциональная схема блока приведена на рис.1. Программируемые генераторы задержки типа *AD9500* (*Analog Devices*) вырабатывают импульсы с заданными задержками относительно входных сигналов *STROB* и *START*. Задержанные импульсы служат для формирования временных реперов, применяемых при отборе измеряемых *ВИ*. Логические элементы (триггеры и схемы «ИЛИ») обеспечивают регистрацию входных сигналов, временных реперов и управление аналоговой частью. Отбор осуществляется следующим образом.

По сигналу *STROB* вырабатывается сигнал *GATE1*. Для этого используется генератор задержки M_1 и триггеры $M_{5.1}$ и $M_{5.2}$. Триггер $M_{5.1}$ взводится сигналом *STROB*. Передним фронтом сигнала с выхода $M_{5.1}$ запускается генератор задержки M_1 , вырабатывающий импульс с заданной задержкой относительно входного сигнала *STROB*. По импульсу с выхода M_1 взводится триггер $M_{5.2}$. Сигналы с выходов триггеров $M_{5.1}$ и $M_{5.2}$ поступают на вход логического элемента $M_{8.2}$, с помощью которого формируется импульс *GATE1*. Длительность этого импульса задает время ожидания сигнала *START*. По сигналу *GATE1* снимается блокировка со стартового канала.

При появлении стартового сигнала во время действия сигнала *GATE1* запускаются преобразователь время – амплитуда и схема, осуществляющая второй этап отбора интервалов времени по длительности. Для этого в модуле используются генераторы задержки – M_2 и M_3 . Они формируют временные реперы, относительно которых определяется время прихода стопового сигнала.

Триггер $M_{6.1}$ взводится сигналом *START*. По переднему фронту сигнала с выхода $M_{6.1}$ запускаются преобразователь время – амплитуда и генератор задержки M_2 . Второй

генератор задержки M_3 запускается по задержанному выходному импульсу M_2 . Сигналы с выходов M_2 и M_3 взводят последовательно триггеры M_{7-1} и M_{7-2} . На выходе логического элемента M_{8-3} формируется сигнал $GATE2$. Длительность этого импульса определяет интервал «ожидания» стоповых сигналов.

Сигналы с выходов M_{8-3} подаются на разрешающие входы триггеров M_{10-1} и M_{10-2} , осуществляющих функцию отбора. Таким образом, на их разрешающих входах всегда установлены противоположные логические уровни. При этом на входе CE триггера M_{10-2} действует сигнал низкого логического уровня до начала импульса $GATE2$. После этого триггер M_{10-2} блокируется, а с разрешающего входа триггера M_{10-1} снимается блокировка. Начинается время «ожидания стопового сигнала», которое задается длительностью импульса $GATE2$. На тактовый вход обоих триггеров M_{10-1} и M_{10-2} поступает сигнал со стопового канала, временное положение которого подлежит определению относительно фронта и среза импульса $GATE2$.

После снятия блокировки и прихода стопового сигнала переключается триггер стопового канала M_{6-2} . По временной метке с выхода стопового триггера, несущей информацию о конце интервала времени, прекращается процесс линейного разряда в PBA и запускается генератор задержки M_4 . Так как в блоке отбора все необходимые сигналы вырабатываются с задержкой, то при помощи M_4 эта задержка компенсируется. Задержанный импульс с выхода M_4 поступает на тактовые входы триггеров M_{10-1} и M_{10-2} . При этом взводится только один из триггеров. По выходному сигналу с триггера M_{10-2} схема сброса вырабатывает сигнал общего сброса, а по сигналу с триггера M_{10-1} следует запуск аналого-цифрового преобразователя.

Если во время измерения стоповый сигнал не появился, то схема общего сброса по окончании сигнала $GATE2$ вырабатывает сигнал сброса.

По сигналу общего сброса блок отбора интервалов времени по длительности вырабатывает сигнал « NO ». Он указывает на то, что заданные временные соотношения между входными сигналами не выполняются. Если сработал триггер M_{10-1} , то модуль выдает сигнал « YES ».

В модуле все сигналы, которые формируются во время отбора, выведены на переднюю панель модуля.

Для работы только с сигналами «Старт» и «Стоп» возможно отключение первого этапа отбора. При этом действие сигнала *STROB* выключается, и снимается блокировка в стартовом канале. Далее модуль работает в режиме «ожидания стопового сигнала».

2.2. Преобразователь время – амплитуда

Принципиальная схема преобразователя время – амплитуда, в котором для разряда накопительной емкости используется транзисторный переключатель тока, а для быстрого заряда эмиттерный повторитель, приведена на рис.2. Она состоит из входных вентилей M_{3-1} и M_{3-2} , дифференциального токового ключа T_6 и T_5 , эмиттерного повторителя T_1 , трансляторов уровней входных сигналов T_2 , T_3 , T_7 и T_8 , генератора постоянного тока и выходного усилителя аналогового сигнала M_1 .

После сигнала общего сброса через открытый «*p-n*» переход транзистора T_1 второй вывод конденсатора тоже подключается к источнику опорного напряжения, а дифференциальный токовый ключ (T_5 и T_6) открывается. Так как в исходном состоянии включены ток линейного разряда и эмиттерный повторитель, то начальный потенциал запоминающего конденсатора C_1 поддерживается в динамичном режиме. При этом точность, с которой он задается, определяется стабильностью источника опорного напряжения и ступенью отпираания эмиттерного повторителя T_1 . Величина рабочего участка «пилы» задается относительно «аналоговой земли» и напряжением опорного источника M_4 .

В качестве источника опорного напряжения M_4 используется интегральная схема типа 7805.

Транзисторы T_2 , T_3 , T_7 и T_8 предназначены для сдвига уровней *ЕСЛ*-логики до уровня управляющих сигналов токовых ключей.

После прихода стартового сигнала происходит его регистрация во входном буфере. Сигнал со стартового канала подается на вентиль M_{3-1} , работающий как повторитель. На его обоих выходах устанавливаются противоположные логические уровни. После этого дифференциальный ключ T_2 и T_3 переключается. При этом напряжение на базе транзистора T_1 фиксируется на уровне, обеспечивающем его закрытое состояние

во время полного преобразования измеряемого интервала. После срабатывания дифференциального ключа эмиттерный повторитель T_1 запирается, и начинается процесс линейного разряда накопительной емкости.

После прихода стопового сигнала и его регистрации во входном буфере линейный разряд прекращается. При этом происходит фиксация значения напряжения на запоминающем конденсаторе (транзистор T_5 закрыт), соответствующего длительности измеряемого интервала. Так как состояние входных сигналов *ПВА* не меняется до прихода сигнала общего сброса, то фиксированный потенциал сохраняется до завершения преобразования время – код.

Развязка запоминающего конденсатора C_1 от информационного входа *АЦП* осуществляется повторителем напряжения M_1 . Буфер реализован на основе интегрального операционного усилителя *LF155*, имеющего дифференциальный вход с полевыми транзисторами. Применение этого операционного усилителя в буферном каскаде позволяет снизить погрешности от токов утечки.

Схема отбора интервалов времени выдает сигнал «начало преобразования», по которому запускается *АЦП*. По истечении времени преобразования *АЦП* выдаются 10-разрядный код и сигнал «L» ($Q=1$). Время преобразования составляет 30 мкс.

После окончания цикла измерения код считывается в магистраль крейта по команде $NF(0)[A(4)+A(5)]$. По окончании считывания результата преобразования блок устанавливается в начальное состояние импульсом сброса, вырабатываемым в схеме общего сброса по командам C^*S2 .

После этого блок готов к следующему циклу преобразования.

В модуле предусмотрен быстрый сброс с передней панели блока. Время сброса составляет 50 нс.

3. Заключение

В данном преобразователе совпадения импульсов *GATE1* и *GATE2* со стартовым и стоповым сигналами определяют наличие полезных событий и используются для получения выходных сигналов. При этом выдача сигналов «NO» и «YES» осуществляется до получения цифрового кода, соответствующего длительности временного интервала. Это дает возможность применения модуля для быстрого отбора по времени пролета.

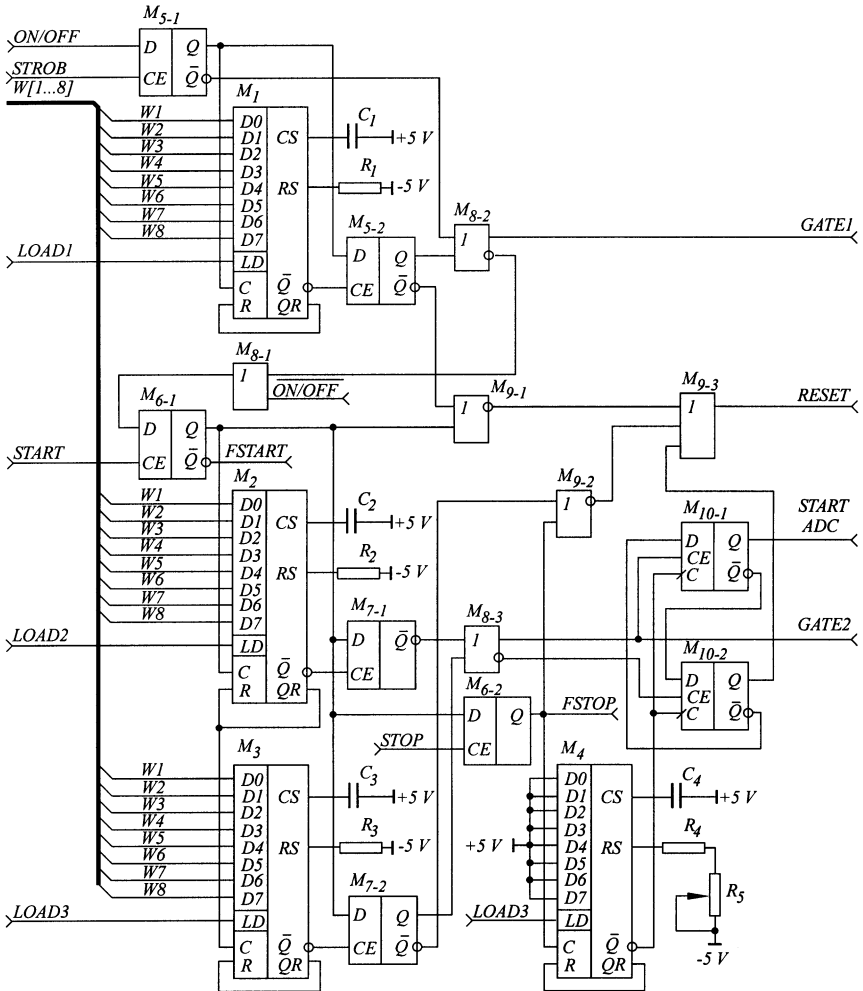


Рис.1. Схема блока отбора интервалов времени по длительности

$M_1-M_4 - AD9500$, $M_5-M_7, M_{10} - MC10130$; $M_8, M_9 - MC10105$

$C_1-C_4 = 33 \text{ n}$; $R_1-R_4 = 220$; $R_5 = 1 \text{ k}$

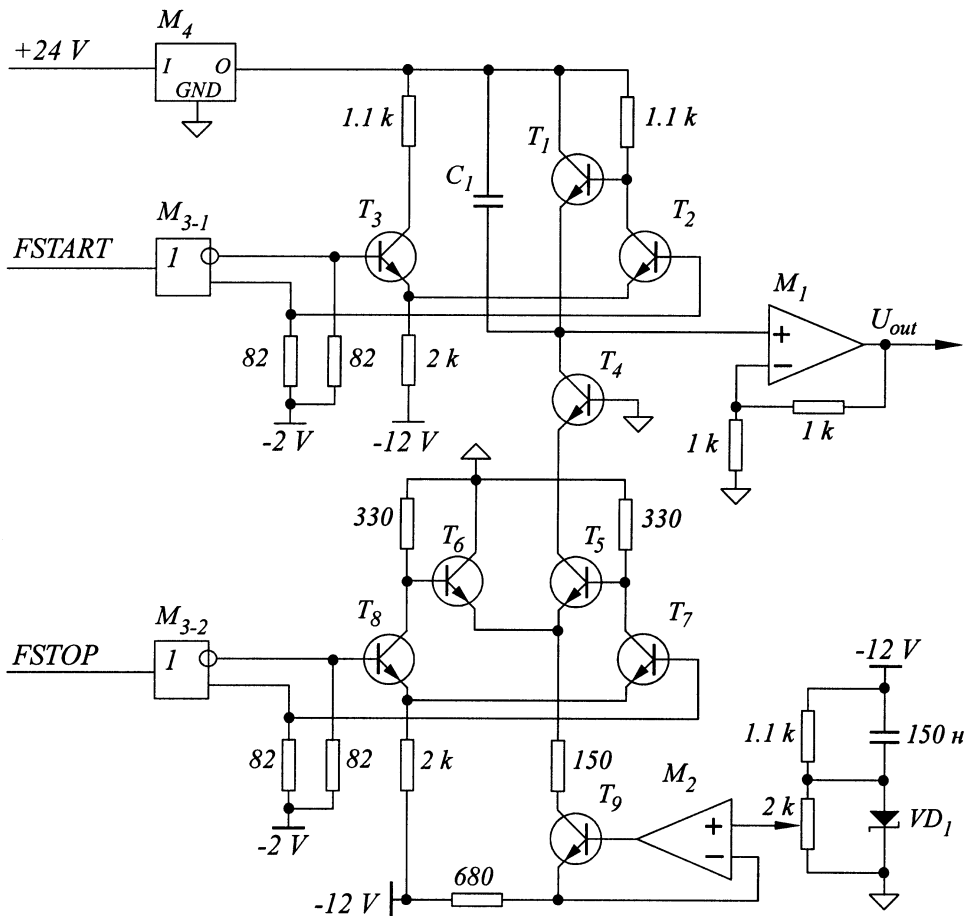


Рис.2. Схема преобразователя время-амплитуда

$M_1, M_2 - LF155; M_3 - MC10105; M_4 - 7805; T_1 - T_9 - KT316; C_1 = 330 \text{ н}$

Блок отбора разработан на основе программируемых генераторов задержки типа *AD9500* фирмы «*Analog Devices*». Это обеспечивает возможность задавать и изменять во время эксперимента временные реперы, относительно которых идет отбор *ВИ* по длительности.

Авторы выражают свою благодарность А.Г. Литвиненко и С.В. Афанасьеву за интерес к работе и полезные обсуждения. Мы очень признательны проф. В.Н. Пеневу за постоянное внимание и поддержку нашей работы в Дубне.

Литература

1. Ladygin V.P., Manyakov P.K., Piskunov N.M. // NIM A357 (1995), p. 386.
2. Никитюк Н.М. // ПТЭ, №.6 (1993), стр.8.
3. Данилевич В.В., Новиков Е.В. // ПТЭ, №.3 (1987), стр.7.
4. Мелешко Е.А. Наносекундная электроника в экспериментальной физике. М.: Энергоатомиздат, 1987.

Рукопись поступила в издательский отдел
30 мая 2000 года.

Атанасов И.Х., Русанов И.Р.
Преобразователь время – код
с отбором интервалов времени по длительности

P13-2000-123

В работе представлен результат по реализации преобразователя время – код с отбором измеряемых интервалов по длительности. Отбор осуществляется при помощи программируемых генераторов задержки фирмы Analog Devices. Время отбора измеряемых интервалов времени составляет 50 нс.

Работа выполнена в Лаборатории высоких энергий ОИЯИ и в ИЯИЯЭ БАН, София.

Препринт Объединенного института ядерных исследований. Дубна, 2000

Перевод авторов

Atanassov I.H., Russanov I.R.
The Time-to-Digital Converter with Selection of Time Intervals

P13-2000-123

The realisation of the time-to-digital converter with selection of time intervals is described. The method of the selection is based on the use of proframnable delay generator AD9500. The time of the selection of time intervals is 50 ns.

The investigation has been performed at the Laboratory of High Energies, JINR and at the INRNE BAS, Sofia.

Preprint of the Joint Institute for Nuclear Research. Dubna, 2000

Редактор М.И.Зарубина. Макет Т.Е.Попеко

Подписано в печать 02.06.2000.

Формат 60 × 90/16. Офсетная печать. Уч.-изд. листов 1,14

Тираж 315. Заказ 52056. Цена 1 р. 40 к.

Издательский отдел Объединенного института ядерных исследований
Дубна Московской области